

METHOD FOR DRIVING ACTIVE MATRIX SUBSTRATE

Publication number: JP7104245 (A)

Publication date: 1995-04-21

Inventor(s): SHIMADA SHINJI; KAWAZU NAOKO

Applicant(s): SHARP KK

Classification:

- international: G02F1/133; G09G3/36; G02F1/13; G09G3/36;
(IPC1-7): G02F1/133; G09G3/36

- European:

Application number: JP19930250830 19931006

Priority number(s): JP19930250830 19931006

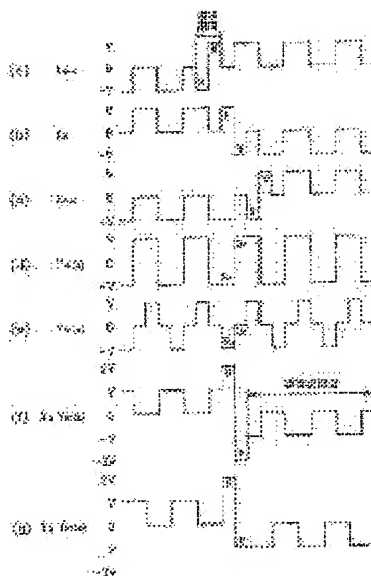
Also published as:

JP3054520 (B2)

Abstract of JP 7104245 (A)

PURPOSE: To prevent the lowering in a memory property of a nonlinear element using a ferroelectric material by always equalizing the polarity at the time of averaging voltages impressed to the nonlinear elements in a non-selection period with the polarity of the voltages impressed to the nonlinear elements in an immediately before selection period.

CONSTITUTION: When setting one's eye on a scanning electrode Xn written in a negative polarity, when the scanning electrode Xn is in the selection period, a reset pulse R of +V is added, and thereafter, a data write pulse W of -V is added.; Further, when the scanning electrode Xn-1 before odd number of pieces from the scanning electrode Xn being the polarity opposite to the scanning electrode Xn in line sequentiality is in the selection period, a reset compensation pulse with a size +V and a data write prohibition pulse with 0V are added to the scanning electrode Xn synchronizingly. Thus, the polarity at the time of averaging the voltages impressed to a pixel electrodes in the non-selection period is held always to the polarity not opposite to polarity at the time of being written by immediately before data signal Dn, that is, to the equal polarity or zero.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-104245

(43) 公開日 平成7年(1995)4月21日

(51) Int.Cl.⁶

G 0 2 F 1/133

G 0 9 G 3/36

識別記号

5 5 0

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号 特願平5-250830

(22) 出願日 平成5年(1993)10月6日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 島田 伸二

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 河津 直子

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

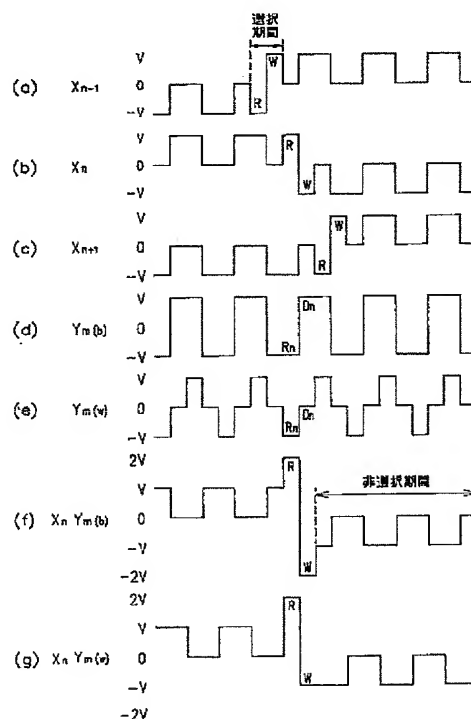
(74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 アクティブマトリックス基板の駆動方法

(57) 【要約】

【目的】 強誘電物質を非線形素子として用いたアクティブマトリックス基板を駆動するにあたって、その素子のメモリー性の低下を防ぐと共に、液晶表示装置などに用いた場合の表示品位を改善する。

【構成】 1本の走査電極 X_{n-1} 、 X_n 、 X_{n+1} ごとに走査信号の極性を切り替える。非選択期間において非線形素子に印加される電圧を平均した場合の極性が、常に、直前の選択期間において非線形素子に印加される電圧の極性と同一となるように、選択期間以外の期間中も走査電極 X_{n-1} 、 X_n 、 X_{n+1} に信号を与える。また、データ書き込みの直前にリセットを行う。



【特許請求の範囲】

【請求項1】 強誘電物質を非線形素子として用いたアクティブマトリックス基板の駆動方法において、各走査電極へ与える走査信号に、隣合う走査電極の間で走査信号の極性が逆であり、かつ、該当する走査電極に関する非選択期間中に他の走査電極での選択期間の走査信号の極性に依りて異なったレベルをもつ信号を使用し、該当する走査電極の非選択期間において画素電極に印加される電圧を平均した場合の極性が、常に、該非選択期間の直前に走査電極と交差する信号電極に印加されたデータ信号によって書き込まれた極性と逆でないようにするアクティブマトリックス基板の駆動方法。

【請求項2】 強誘電物質を非線形素子として用いたアクティブマトリックス基板の駆動方法において、複数本の走査電極を1ブロックとして各ブロックへ与える走査信号に、隣合うブロック同士の間で走査信号の極性が逆であり、かつ、該当するブロックの非選択期間中も他のブロックでの選択期間の走査信号の極性に依りて異なったレベルをもつ信号を使用し、該当するブロックの非選択期間において画素電極に印加される電圧を平均した場合の極性が、常に、該非選択期間の直前に走査電極と交差する信号電極に印加されたデータ信号によって書き込まれた極性と逆でないようにするアクティブマトリックス基板の駆動方法。

【請求項3】 前記ブロックにおける走査電極の数を全走査電極数の約数でないようにして行う請求項2に記載のアクティブマトリックス基板の駆動方法。

【請求項4】 フレームにおいて最後に書き込まれた走査電極が1ブロックの途中である場合には、次のフレームの最初から、その残りの数の走査電極分を前のフレームの最後となった走査電極の極性と同一または逆の極性をもつ信号で書き始め、その次の走査電極から各ブロック毎に走査信号の極性を反転させて行う請求項3に記載のアクティブマトリックス基板の駆動方法。

【請求項5】 前記非線形素子にデータ書き込み信号を与える直前に、そのデータ書き込み信号とは逆極性のリセット信号を該非線形素子に与える請求項1乃至4に記載のアクティブマトリックス基板の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置などに使用されるアクティブマトリックス基板の駆動方法に関し、更に詳しくは、強誘電物質を非線形素子に用いたアクティブマトリックス基板の駆動方法に関する。

【0002】

【従来の技術】液晶表示装置などに使用されるアクティブマトリックス基板として、強誘電物質を非線形素子に用いたものがある。一般的な強誘電物質としては、図8に示すような電界-電位特性を有し、印加した電界の方向に応じた極性の電位を生じ、電界を無印加の状態でも

その極性の電荷が残る性質がある。したがって、強誘電物質からなる非線形素子を液晶などに接続したアクティブマトリックス基板においては、強誘電物質の電荷に比例した電圧を液晶などに印加することができる。また、電界を無印加状態とした後でも電荷が残ることにより、優れた電荷メモリー性を有する。

【0003】かかるアクティブマトリックス基板の駆動方法としては、特開平2-2512号などに示されるように、それぞれのフィールドを書き込む前に全面をリセットしてから順次データを書き込んで行く線順次駆動方法が、一般に用いられている。図9は、この駆動方法における信号波形を簡略化して示したものである。この駆動方法では、それぞれのフィールドにデータを書き込む前に、データ書き込みパルスWとは逆極性のリセットパルスRを、全ての走査電極、例えば図9(a)、

(b)、(c)の図示例では走査電極 X_{n-1} 、 X_n 、 X_{n+1} に同時に印加する。このとき、データ電極 Y_m には、書き込み補償パルスGを印加している(図9(d)、

(e)参照)。なお、この図示例では、上記データ書き込みパルスWは、極性が全て同一の $+V$ であり、またリセットパルスRは全て同一の $-V$ である。

【0004】その後、図9(a)、(b)、(c)に示すように、走査電極 X_{n-1} 、 X_n 、 X_{n+1} にデータ書き込みパルスWを与えて、非線形素子を順番にONに選択する。このとき、データ電極 Y_m (b)には黒表示を行うための $-V$ のデータ信号 D_n が与えられ、データ電極 $Y_m(w)$ には白表示を行うための $0V$ のデータ信号 D_n が与えられているとする。その結果、ONに選択された黒表示を行うための非線形素子 $X_n Y_m(b)$ では、図9(f)に示すように、データ書き込みパルスWの電圧 $(+V)$ とデータ信号 D_n の電圧 $(-V)$ との差に相当する電位差 $(+2V)$ が非線形素子に印加され、ONに選択された白表示を行うための非線形素子 $X_n Y_m(w)$ では、図9(g)に示すように、データ書き込みパルスWの電圧 $(+V)$ とデータ信号 D_n の電圧 $(0V)$ との差に相当する電位差 $(+V)$ が非線形素子に印加されることになり、データの書き込みが行われる。

【0005】

【発明が解決しようとする課題】このような従来のアクティブマトリックス基板の駆動方法では、例えば液晶などの表示装置に用いられた場合、リセットにより画面が一旦無表示となり、その後、順次にデータが書き込まれて行くことになる。そのため、画面内で最初に書き込まれる行と最後に書き込まれる行とでは、実際に表示されている時間が全く異なり、コントラストの点でも大きな差が生じることなどから、動画の表示はもとより静止画の表示においても表示品位が低くなる。従って、実用可能な用途が非常に制限され、汎用性に欠けるという問題があった。

【0006】また、アクティブマトリックス基板にお

る強誘電物質が一般に図 8 のような電界-電位ヒステリシス特性を示すことから、例えばこの図でいう正極性の方向の充分な電界によってデータが書き込まれた場合は、強誘電物質の電位がヒステリシス曲線上の A 点の位置となる。そして、書き込み後の電界の極性が、書き込みに使われた電界の極性と同一の場合は、A 点と B 点の間の何れかの位置まで強誘電物質の電位が低下するが、その電位と A 点との電位差が小さいために、強誘電物質の電位低下の程度は比較的小さい。しかし、書き込み後の電界の極性が、書き込みに使われた電界の極性と逆になる場合は、B 点と C 点の間の何れかの位置まで強誘電物質の電位が低下する。B 点と C 点の間の電位変化は A 点と B 点の間の電位変化よりも格段に大きいため、強誘電物質の電位が急速に低下し、強誘電物質を用いた非線形素子の特徴である電荷のメモリー性が失われてしまうという難点がある。なお、強誘電物質の電位が C 点を越えた場合は分極反転が起こるため、これを越えることは同一フィールド内では許されない。

【0007】本発明は、上記従来の問題を解決するものであり、強誘電物質を用いた非線形素子のメモリー性を低下させるおそれがないアクティブマトリックス基板の駆動方法を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明のアクティブマトリックス基板の駆動方法は、強誘電物質を非線形素子として用いたアクティブマトリックス基板の駆動方法において、各走査電極へ与える走査信号に、隣合う走査電極の間で走査信号の極性が逆であり、かつ、該当する走査電極に関する非選択期間中に他の走査電極での選択期間の走査信号の極性に応じて異なったレベルをもつ信号を使用し、該当する走査電極の非選択期間において画素電極に印加される電圧を平均した場合の極性が、常に、該非選択期間の直前に走査電極と交差する信号電極に印加されたデータ信号によって書き込まれた極性と逆でないので、そのことにより上記目的が達成される。

【0009】また、本発明のアクティブマトリックス基板の駆動方法は、強誘電物質を非線形素子として用いたアクティブマトリックス基板の駆動方法において、複数本の走査電極を 1 ブロックとして各ブロックへ与える走査信号に、隣合うブロック同士の間で走査信号の極性が逆であり、かつ、該当するブロックの非選択期間中も他のブロックでの選択期間の走査信号の極性に応じて異なったレベルをもつ信号を使用し、該当するブロックの非選択期間において画素電極に印加される電圧を平均した場合の極性が、常に、該非選択期間の直前に走査電極と交差する信号電極に印加されたデータ信号によって書き込まれた極性と逆でないので、そのことにより上記目的が達成される。

【0010】この駆動方法において、前記ブロックにお

ける走査電極の数を全走査電極数の約数でないようにして行うことが好ましい。また、フレームにおいて最後に書き込まれた走査電極が 1 ブロックの途中である場合には、次のフレームの最初から、その残りの数の走査電極分を前のフレームの最後となった走査電極の極性と同一または逆の極性をもつ信号で書き始め、その次の走査電極から各ブロック毎に走査信号の極性を反転させて行うようにするのが好ましい。

【0011】本発明のアクティブマトリックス基板の駆動方法において、前記非線形素子にデータ書き込み信号を与える直前に、そのデータ書き込み信号とは逆極性のリセット信号を該非線形素子に与えるようにすることができる。

【0012】

【作用】本発明にあつては、非選択期間において非線形素子に印加される電圧を平均した場合の極性が、常に、直前の選択期間において非線形素子に印加された電圧の極性と同一となるので、非選択期間における強誘電物質の電位低下が小さくなる、つまり図 8 において必ず A 点と B 点の間に位置する。従つて、充分なメモリー性が維持される。また、走査電極に与えられる信号の極性が、1 本または複数本の走査電極ごとに切り替わるので、液晶などの表示装置では、選択期間に非線形素子に与えられる信号の違いによって非選択期間に非線形素子に印加される電圧が相違することによるコントラストむらがほぼ解消される。

【0013】また、本発明にあつては、1 ブロックにおける複数本の走査電極の数が、全走査電極数の約数でないので、液晶などの表示装置ではコントラストの均一性が向上する。また、1 ブロックにおける複数本の走査電極の数が、全走査電極数の約数でない場合に、残った走査電極分を、次のフレームの最初に、前のフレームの最後の走査電極の極性と同一または逆の極性をもつ信号で書き始めるので、液晶などの表示装置ではコントラストの均一性が向上する。

【0014】更に、本発明にあつては、データ書き込みの直前にリセットを行うので、いずれの走査電極でも書き込みからリセットまでの時間が同一となる。従つて、液晶などの表示装置では、画面内で最初に書き込まれた行と最後に書き込まれた行との間に、表示時間の差が生じない。

【0015】

【実施例】以下に本発明を実施例について説明する。

【0016】図 1 は、本発明の駆動方法を適用するツイステッドネマティック型液晶表示装置を示す断面図である。この液晶表示装置は、液晶層 7 が挟んでアクティブマトリックス基板 11 と対向基板 12 とが対向配設された構成となっている。アクティブマトリックス基板 11 は、ベースとなる基板 1 の液晶層 7 側の上に線状をした複数の信号電極 3 が平行に配線され、この信号電極 3 を

覆って強誘電体膜 2 が基板 1 のほぼ全面上に形成されている。この強誘電体膜 2 の一部で非線型素子が構成される。強誘電体膜 2 の上には、前記信号電極 3 と交差する状態で線状の走査電極（図に現れていない）が形成され、更に、画素電極 4 と液晶配向膜 6 とが基板 1 側からこの順に形成されている。また、基板 1 の液晶層 7 とは反対側に偏光板 10 が設けられている。

【0017】対向基板 12 は、ベースとなる基板 1 の液晶層 7 側の上に透明な対向電極 5 と液晶配向膜 6 とが基板 1 側からこの順に形成されている。また、基板 1 の液晶層 7 とは反対側に偏光板 10 が設けられている。

【0018】上記基板 1 はガラス、高分子などからなる。信号電極 3 は、アルミニウム、タンタル、チタン、モリブデン、銅、インジウム錫酸化物（ITO）などの導電性膜を用いて形成される。画素電極 4 の形成には ITO などが用いられる。強誘電体膜 2 は、ポリフッ化ビニリデン、ポリフッ化ビニリデン-トリフロロエチレン共重合体、ポリフッ化ビニリデン-テトラフロロエチレン共重合体、ポリシアン化ビニリデン-酢酸ビニル共重合体などの強誘電ポリマーや、チタン酸バリウム、チタン酸ジルコン酸鉛、チタン酸ジルコン酸ランタン鉛などの無機強誘電体、強誘電液晶高分子などを用いて形成される。

【0019】上記液晶表示装置の作製は以下のようにして行われる。まず、ベースとなる基板 1、1 の上に液晶配向膜 6、6 まです形成した後に焼成し、これによりアクティブマトリックス基板 11 と対向基板 12 とを得る。この得られた両基板 11、12 の液晶配向膜 6、6 に所定の方に配向処理を行い、基板 11、12 の一方にスペーサ 9 を散布し、両基板 11、12 を対向させて貼り合わせる。その後、両基板 11、12 の対向部分の周囲をシール部材 8 により密封し、内部に液晶を注入して液晶層 7 を形成した後、注入口を封止し、更に所定の方に偏光板 10、10 を設置し、駆動用ドライバーを実装することで液晶表示装置とされる。図ではドライバーは省略されている。

【0020】図 2 に本発明の駆動方法に使用する駆動波形の一例を示す。同図（a）、（b）、（c）は走査電極 X_{n-1} 、 X_n 、 X_{n+2} に与える走査信号を示し、同図（d）、（e）は信号電極（データ電極）に与えるデータ信号を示す。また、同図（f）は非点灯の画素における電圧を示し、同図（g）は点灯の画素における電圧を示す。

【0021】本発明の駆動方法は、基本的には線順次駆動であり、隣合う走査電極の間で対応するデータ電極の信号の極性を反転しているため、その極性に対応した走査信号を走査電極に与えている。

【0022】すなわち、負極性で書き込まれる走査電極 X_n に着目すると、走査電極 X_n が選択期間のときには、 $+V$ のリセットパルス R を加え、その後 $-V$ のデータ書

き込みパルス W を加える。

【0023】また、その走査電極 X_n より偶数本前の走査電極（以下 X_{n-2} で代表する）が選択期間のときには、つまり走査電極 X_{n-2} にリセットパルス R およびデータ書き込みパルス W が与えられるときには、そのリセットパルス R と同期して $0V$ のリセット補償パルスを、データ書き込みパルス W と同期して大きさが $+V$ のデータ書き込み禁止パルスを走査電極 X_n に加える。

【0024】また、線順次にて走査電極 X_n とは逆極性である、走査電極 X_n より奇数本前の走査電極（以下 X_{n-1} で代表する）が選択期間のときには、大きさが $+V$ のリセット補償パルスおよび $0V$ のデータ書き込み禁止パルスを走査電極 X_n に同期して加える。

【0025】また、線順次にて走査電極 X_n とは同極性である、走査電極 X_n の偶数本後の走査電極（以下 X_{n+2} で代表する）が選択期間のときには、大きさが $-V$ のリセット補償パルスおよび $0V$ のデータ書き込み禁止パルスを走査電極 X_n に同期して加える。

【0026】また、線順次にて走査電極 X_n とは逆極性である、走査電極 X_n より奇数本後の走査電極（以下 X_{n+1} で代表する）が選択期間のときには、大きさが $0V$ のリセット補償パルスおよび大きさが $-V$ のデータ書き込み禁止パルスを走査電極 X_n に加える。

【0027】なお、データ信号としては、点灯の場合には、同図（d）に示すように $+V$ と $-V$ とが交互に切り替わる信号が使用され、非点灯の場合には同図（f）に示すように $-V$ 、 $0V$ 、 $+V$ の順に繰り返し切り替わる信号が使用されている。画素電極にはデータ信号と走査信号との差の電圧が印加される。

【0028】以上のようにした場合には、同図（f）、（g）に示すように、非選択期間において画素電極に印加される電圧を平均した場合の極性を、常に、直前のデータ信号 D_n （同図（d）、（f）参照）により書き込まれた時点での極性と逆でない、つまり同一の極性または 0 に保持することができる。

【0029】図 3 は、上記本発明の駆動方法を適用した 5×6 ドットのマトリクス型液晶表示装置における表示状態を示す。ここで、白丸は点灯画素、 \times は非点灯画素を示し、同図（a）、（b）、（c）、（d）および（e）は走査信号を、同図（f）、（g）、（h）、（i）、（j）および（k）はデータ信号を示す。また、同図（l）は（1，1）ドットの信号波形を示し、同図（m）は（1，6）ドットの信号波形、同図（n）は（2，3）ドットの信号波形、同図（o）は（3，3）ドットの信号波形をそれぞれ示す。なお、この図では走査信号とデータ信号の最大値を絶対値で同一の値をとるように設定してある。

【0030】この図より理解されるように、非選択期間において画素電極に印加される電圧を平均した場合の極性を、常に、直前のデータ信号 D_n （同図（d））、

(f) 参照) により書き込まれた時点での極性と逆でない、つまり同一の極性または0に保持することができ、このため、強誘電体膜の電位の低下が小さくなり、例えば図8におけるA点とB点との間に位置するようになり、十分なメモリー性を維持できる。また、上述したように、走査信号とデータ信号の最大値を絶対値で同一の値をとるように設定してあるため、選択期間にデータ信号として点灯画素に印加される電圧は±2V、非点灯画素に印加される電圧は±Vとなり、充分な選択比が得られる。また、いずれの場合にもデータ書き込みの直前

$$|((CLC/(CLC+CF)) \cdot V| < EC \cdot d < |((CLC/(CLC+CF)) \cdot 2V|$$

… (1)

【0033】図4は、本発明の他の実施例を示す図である。なお、図4の各図である(a)などは図2と同様に表している。本実施例の駆動方法は、上述した駆動方法ではデータ書き込みの直前にリセットパルスを加えているのに対し、2値表示や階調表示であっても画像の残像を考えなくてよいような場合に適用できる。

【0034】本実施例の駆動方法では、上記リセットパルスおよびリセット補償パルスは不要であり、データ書き込みパルスおよびデータ書き込み禁止パルスなどは上記駆動方法と同様にする。すなわち、走査電極X_nより前で、かつ、走査電極X_nと同一の極性(負極性)を持つ走査電極が選択期間のときに対応する信号としては、データ書き込み禁止パルスが+Vとなり、走査電極X_nより前で、かつ、走査電極X_nと逆極性(正極性)を持つ走査電極が選択期間のときに対応する信号としては、データ書き込み禁止パルスが0となるようにする。また、走査電極X_nより後で、かつ、走査電極X_nと同一の極性(負極性)を持つ走査電極が選択期間のときに対応する信号としては、データ書き込み禁止パルスが0となり、走査電極X_nより後で、かつ、走査電極X_nと逆極性(正極性)を持つ走査電極が選択期間のときに対応する信号としては、データ書き込み禁止パルスが-Vとなるようにする。

【0035】かかる本実施例の駆動方法による場合には、前記駆動方法と同一の周波数で駆動を行うとすると、データ書き込み時間を2倍にすることができる。また、メモリー性およびコントラストについては、前記駆動方法と同一の効果が得られる。なお、これまでは走査電極1本ごとに信号の極性が反転する1H反転波形について述べたが、例えば2~20本の走査電極を1ブロックとし、そのブロックごとに極性を反転させても同様の効果が得られる。

【0036】図5は、この駆動方法を5×6ドットのマトリックス型液晶表示装置に適用した例を示す。図5の各図である(a)などは図3と同様に表している。この駆動方法は、例えば13本の走査電極を1ブロックと

* 性で同一の大きさの電圧が印加されるので、リセットから書き込みまでの時間を同一にすることが可能となる。

【0031】上述した各電圧は、実際の強誘電素子を用いた液晶パネルでは非線形素子の容量と液晶層のもつ容量とで分割される。非線形素子の容量をC_F、液晶層の容量をC_{LC}とし、非線形素子の抗電界をE_C、非線形素子の厚さをdとすると、上述した各電圧Vは下記1式を満足するように決定する。

【0032】

【数1】

し、第1~13の走査電極が正極性であれば、第14~26の走査電極は負極性にし、第27の走査電極からは正極性に戻るというような方式である。

【0037】この駆動方法では、全走査電極の本数が1ブロックにおける走査電極の本数で割り切れる場合と割り切れない場合とがある。割り切れない場合には、次のフレームにおいて最初から書き始めるよりも、次のフレームの最初に、前のフレームの残りの数の走査電極の分を、前のフレームの最後の走査電極の極性と同一または逆の極性をもつ信号で書き始め、その次の走査電極から1ブロックごとに信号の極性を反転させる方が、全体としてのコントラストの均一性が向上する。

【0038】また、全走査電極の本数が1ブロックにおける走査電極の本数で割り切れる場合よりも、割り切れない場合のほうが、コントラストの均一性が向上するので、1ブロックにおける走査電極の本数は全走査電極の本数の約数でないことが望まれる。

【0039】図6に2本の走査電極を1ブロックとした2H反転の駆動波形例を示す。図6の各図である(a)などは図4と同様に表している。

【0040】この駆動方法では走査電極2本ごとに対応するデータ電極の信号の極性が反転しているため、その極性に対応して次のような走査信号が走査電極に与えられる。

【0041】負極性で書き込まれるある走査電極X_nに着目すると、それ自身の選択期間では、リセットパルスを+V、データ書き込みパルスを-Vとする。また、走査電極X_nより前で、走査電極X_nと同一の極性を持つ走査電極が選択期間のときに対応する信号としては、リセット補償パルスを0、データ書き込み禁止パルスを+Vとする。また、走査電極X_nより前で、走査電極X_nと逆極性を持つ走査電極が選択期間のときに対応する信号としては、リセット補償パルスを+V、データ書き込み禁止パルスを0とする。また、走査電極X_nより後で、走査電極X_nと同一の極性を持つ走査電極が選択期間のときに対応する信号としては、リセット補償パルス

を $-V$ 、データ書き込み禁止パルス 0 とする。また、走査電極 X_n より後で、走査電極 X_n と逆極性を持つ走査電極が選択期間のときに対応する信号としては、リセット補償パルスを 0 、データ書き込み禁止パルスを $-V$ とする。

【0042】このように、この駆動方法でも、走査電極に対して選択期間以外の期間中に、他の走査電極の選択期間中の極性に応じた極性の走査信号、即ちリセット補償パルスおよびデータ書き込み禁止パルスが加えられることにより、非選択期間に画素電極に印加される電圧の極性を、直前のデータが書き込まれた時点での極性と逆でない、つまり同一の極性または 0 に保つことができる。そのため、非選択期間において非線形素子に印加される電圧を平均した場合の極性が、常に、直前の選択期間において非線形素子に印加される電圧の極性と同一となり、強誘電体膜の電位低下が小さくなる。従って、十分なメモリー性が維持される。

【0043】また、走査電極に与えられる信号の極性が、複数本の走査電極ごとに切り替わるので、選択期間に画素電極に与えられる信号の違いによって非選択期間に画素電極に印加される電圧が相違することによるコントラストのむらがほぼ解消される。

【0044】更に、データ書き込みの直前にリセットを行うので、いずれの走査電極でも書き込みからリセットまでの時間が同一となる。従って、画面内で最初に書き*

* 込まれた行と最後に書き込まれた行との間に、表示時間の差が生じず、表示品位が向上する。

【0045】図7は、この駆動方法を 5×6 ドットのマトリックス型液晶表示装置に適用した例を示す。ここで白丸は点灯画素、 \times は非点灯画素を示す。図7の各図である(a)などは図5と同様に表している。

【0046】走査信号とデータ信号の絶対値を加算するため、選択期間にデータ信号として点灯画素に印加される電圧は $\pm 2V$ 、非点灯画素に印加される電圧は $\pm V$ となり、十分な選択比が得られる。また、いずれの場合にもデータ書き込みの直前にリセットパルスとして点灯画素と逆極性で同一の大きさの電圧が印加される。

【0047】ここでは1ブロックにおける走査電極の本数は全走査電極の本数の約数でなく、余った分は次のフレームの最初に繰り越して用いるようにした。必要がなければここでもリセットをかけないことが可能である。

【0048】上述の実施例で用いた波形を整理して表1に示す。図2の波形でいえば、選択期間(一)が走査電極 X_n 、選択期間前(一)が走査電極 X_{n-2} 、選択期間前(+)が走査電極 X_{n-1} 、選択期間後(一)が走査電極 X_{n+2} 、選択期間後(+)が走査電極 X_{n+1} にそれぞれ対応する。

【0049】

【表1】

期間	選択期間前				選択期間		選択期間後			
走査線の極性	-		+		-		+		-	
パルスの種類	リセットパルス	データパルス	リセットパルス	データパルス	リセットパルス	データパルス	リセットパルス	データパルス	リセットパルス	データパルス
走査信号	0	$+V$	$+V$	0	$+V$	$-V$	0	$-V$	$-V$	0
データ信号 on	$-V$	$+V$	$+V$	$-V$	$-V$	$+V$	$+V$	$-V$	$-V$	$+V$
off	$-V$	0	$+V$	0	$-V$	0	$+V$	0	$-V$	0
画素信号 on	$+V$	0	0	$+V$	$+2V$	$-2V$	$-V$	0	0	$-V$
off	$+V$	$+V$	0	0	$+2V$	$-V$	$-V$	$-V$	0	0

【0050】表1では走査電極のデータ書き込みパルスの極性が-のときについて示したが、走査電極のデータ書き込みパルスが+のときは、基本的にこの表と符号が逆になる。複数本の走査電極ごとに極性を反転する方式では、ある走査電極に対し次の走査電極のデータ書き込みの極性が同一であるときは、次の走査電極では選択期間前の符号が逆になる。

【0051】上述の実施例に従って、図1に示した走査電極の本数が480本の強誘電体膜による非線形素子を有するツイステッドネマティック型液晶表示装置を実際に駆動した。いずれの場合もメモリー性の低下による誤動作はなく、また100対1以上の高いコントラストと

均一性を得ることができた。その液晶表示装置の信号電極はアルミニウム、強誘電体膜はポリシアン化ビニリデン-酢酸ビニル共重合体であった。

【0052】以上の説明では便宜上、走査電極とデータ電極とに印加される電圧を同一とし V とおいたが、この電圧は異なっても支障はなく、また走査電極とデータ電極とにおける電圧の配分、それぞれのフィールド(フレーム)におけるそれぞれの電極へのバイアス印加、走査信号とデータ信号との電圧比なども、本発明の趣旨から外れない範囲内で任意の値に設定することができる。また、それぞれの画素に印加される電圧は走査電極の側から見たものとした。

* 位を向上させることができる。更に、データ書き込みの直前にリセットを行うことにより、液晶などの表示装置では画面内での走査電極の表示時間が同一となり、表示品位を向上させることができる。

【図１】本発明の駆動方法に使用するアクティブマトリックス基板の一例を模式的に示す断面図。

【図3】その駆動方法を5×6ドットのマトリックス型液晶表示装置に適用した例を示す波形図。

【図5】その駆動方法を5×6ドットのマトリックス型液晶表示装置に適用した例を示す波形図。

【図7】その駆動方法を5×6ドットのマトリックス型液晶表示装置に適用した例を示す波形図。

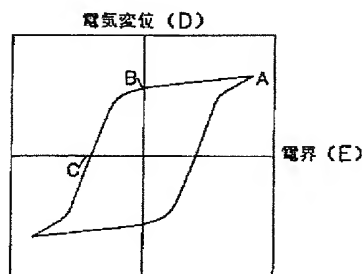
【図8】一般的な強誘電物質の電界-電位特性を示すグラフ。

【図 9】強誘電物質を非線型素子として用いるアクティブマトリックス基板に対する従来の駆動方法を示す波形図。

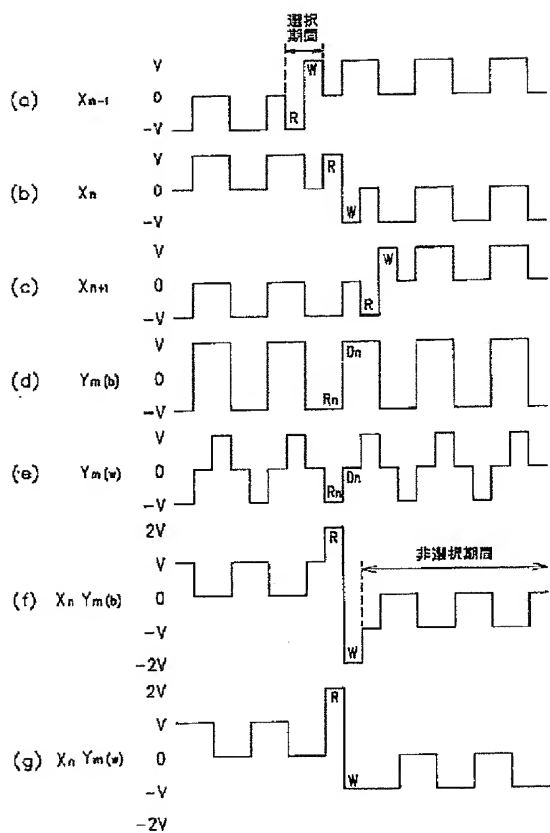
- 1 基板
- 2 強誘電体膜
- 3 信号電極
- 4 画素電極
- 5 対向電極
- 6 液晶配向膜
- 7 液晶

【発明の効果】以上詳述したように本発明のアクティブマトリックス基板の駆動方法による場合には、強誘電物質を非線型素子として用いたアクティブマトリックス基板を線順次駆動する際に、その素子の特徴である電荷のメモリー性を低下させることがなく、メモリー性の低下による誤動作を防止できる。また、走査電極に与えられる信号の極性を、1本または複数本の走査電極ごとに切り替えることにより、液晶などの表示装置ではコントラストの均一性が改善され、表示品位を向上させることができる。また、1ブロックにおける複数本の走査電極の数を、全走査電極数の約数としないことにより、液晶などの表示装置ではコントラストの均一性が改善され、表示品位を向上させることができる。また、1ブロックにおける複数本の走査電極の数が、全走査電極数の約数でない場合に、残った走査電極分を、次のフレームの最初に、前のフレームの最後の走査電極の極性と同一または逆の極性をもつ信号で書き始めことにより、液晶などの表示装置ではコントラストの均一性が改善され、表示品位*

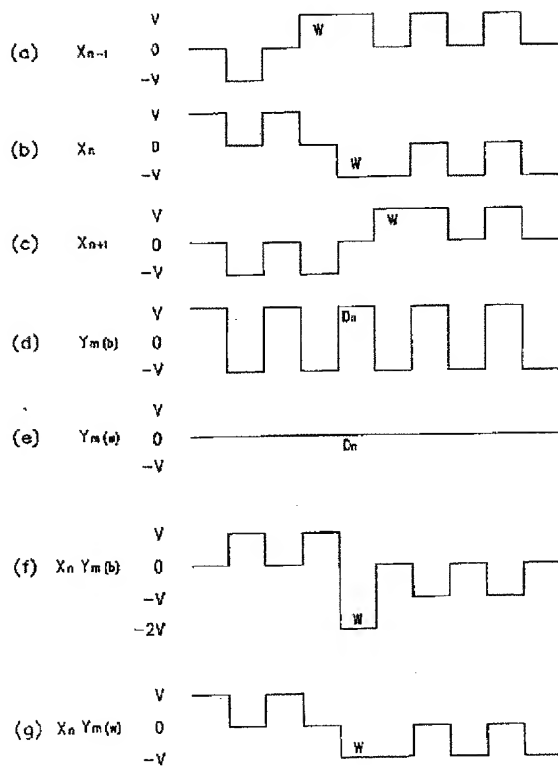
【图8】



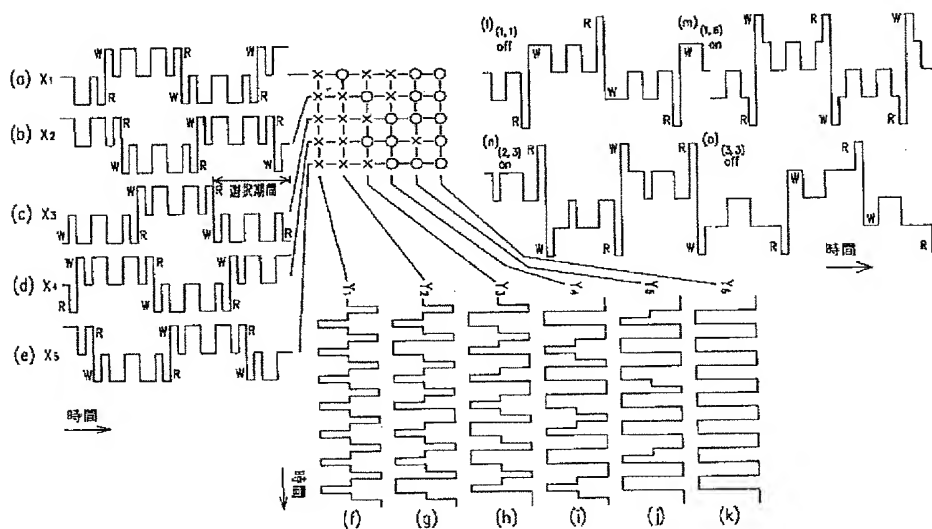
【図 2】



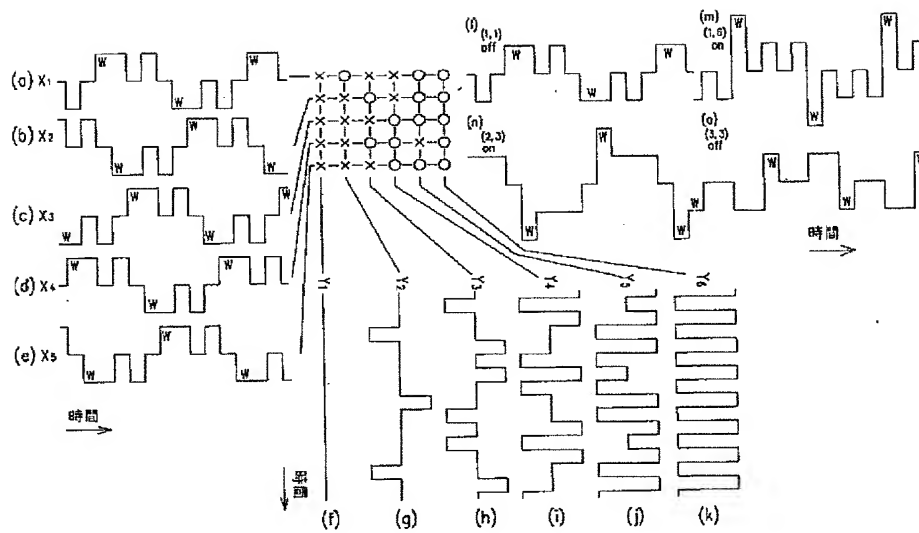
【図 4】



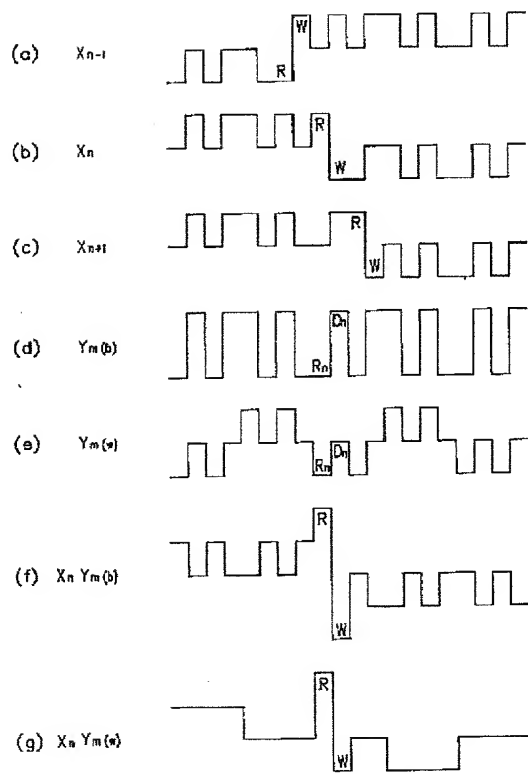
【図 3】



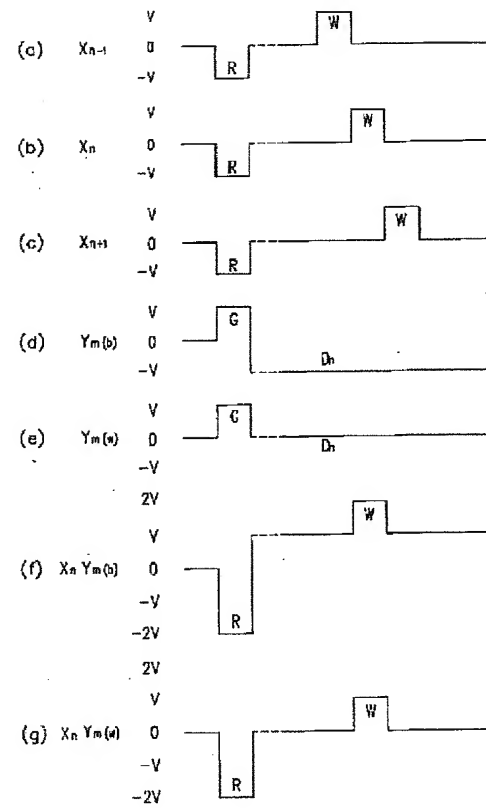
【図5】



【図6】



【図9】



【図 7】

